

## PLANO DE ENSINO

<b>1. IDENTIFICAÇÃO</b>
<b>CURSO:</b> CIÊNCIA DA COMPUTAÇÃO <b>GRAU:</b> BACHARELADO <b>MODALIDADE:</b> PRESENCIAL <b>TURNO:</b> MATUTINO

<b>2. DISCIPLINA / COMPONENTE CURRÍCULAR</b>
<b>NOME:</b> Arquitetura e Organização de Computadores
<b>CARGA HORÁRIA:</b> 72h
<b>FASE:</b> 2
<b>ANO / SEMESTRE:</b> 2016 / 2
<b>PROFESSOR:</b> Rafael Bartnik Grebogi

<b>3. SABERES / EMENTA</b>
Introdução, evolução e desempenho do computador. Unidade central de processamento. Arquiteturas de UCP. Unidade de controle. Organização paralela. Memórias. Entrada e saída. Função e interconexão do computador.

<b>4. PERFIL PROFISSIONAL DO EGRESSO</b>
Profissional preparado para contribuir com a evolução do conhecimento científico e tecnológico, que seja capaz de propor e desenvolver soluções computacionais.

<b>5. OBJETIVOS</b>
Levar ao aluno o entendimento acerca do funcionamento de dispositivos computacionais através do conhecimento de seus principais elementos de hardware, arquitetura e desempenho.

<b>6. CONTEÚDO PROGRAMÁTICO</b>		
Unidade	Estratégia(s)	Carga Horária
<b>1. Introdução, evolução e desempenho do computador</b>	AD	10h
1.1 Principais componentes de um computador.		
1.2 Histórico e evolução.		

<p>1.3 Organização dos computadores.</p> <p>1.4 Diferenças entre arquitetura e organização em computadores.</p> <p>1.5 Características e desempenho de computadores.</p> <p>1.6 Tendências e novas tecnologias.</p> <p><b>2. Unidade Central de Processamento</b></p> <p>2.1 Tipos básicos de arquiteturas.</p> <p>2.2 Divisões de um computador.</p> <p>2.3 Níveis de máquina.</p> <p>2.4 Linguagens de computador.</p> <p>2.5 Arquitetura Von Neumann.</p> <p>2.6 Arquitetura Harvard.</p> <p>2.7 Microcontroladores</p> <p><b>3. Função e Interconexão do Computador</b></p> <p>3.1 Barramentos.</p> <p>3.2 Interconexão com periféricos.</p> <p>3.3 Dispositivos de interconexão.</p> <p>3.4 Barramento de dados, controle e endereço.</p> <p>3.5 <i>Slots</i> e formas de expansão.</p> <p><b>4. Memórias</b></p> <p>4.1 Princípio básico de armazenamento.</p> <p>4.2 Elemento básico de memória [Flip Flops].</p> <p>4.3 Principais modos de operação.</p> <p>4.4 Tipos de Memórias.</p> <p><b>5. Organização Paralela</b></p> <p>5.1 CISC x RISC.</p> <p>5.2 Introdução ao <i>Pipeline</i>.</p> <p><b>6. Dispositivos de entrada e saída</b></p> <p>6.1 Conversão A/D e D/A.</p> <p>6.2 Barramento Universal Serial (USB).</p>	<p>AD, TG, PL e RE</p> <p>AD</p> <p>AD e TG</p> <p>AD e TG</p> <p>AD</p>	<p>20h</p> <p>12h</p> <p>8h</p> <p>12h</p> <p>10h</p>
--	--	---

6.3 UART [RS232].			
		Carga horária total	72h
Legenda para as estratégias:			
AD	Aula Expositiva Dialogada		
TC	Tempestade Cerebral		
DR	Dissertação ou Resumos		
MC	Mapa Conceitual		
ED	Estudo Dirigido		
TG	Trabalho em Grupo		
PL	Prática Orientada em Laboratório		
RE	Resolução de Exercícios		
SE	Seminário		
EC	Estudo de caso		
VT	Visita Técnica		
OE	Outra Estratégia		

<b>7. AVALIAÇÃO</b>			
7.1 Sistemática e Instrumentos			
Primeira Avaliação	[AV1]	SET/16	
Segunda Avaliação	[AV2]	OUT/16	
Recuperação	[Rec]	OUT/16	
Terceira Avaliação	[AV3]	NOV/16	
Recuperação	[Rec]	NOV/16	
Listas de Exercícios	[LEx]	OUT~DEZ/16	
Praticas	[Pra]	OUT~DEZ/16	
$NF = [(AV1*2) + (N2*2) + (N3*2) + (N4*4)] / 10$			
Onde:			
NF: Nota Final da Disciplina			
N2: Segunda nota, podendo ser a nota de AV2 ou de sua Recuperação Rec			
N3: Terceira nota, podendo ser a nota de AV3 ou de sua Recuperação Rec			
N4: Nota composta por Listas de Exercício (40%) e Práticas em laboratório (60%)			
7.2 Critérios de aprovação (IFSC/RDP)			
Art. 167. O resultado da avaliação será registrado por valores inteiros de 0 (zero) a 10 (dez).			
§ 1º O resultado mínimo para aprovação em um componente curricular é 6 (seis).			
§ 2º Ao aluno que comparecer a menos de 75% (setenta e cinco por cento) da carga horária estabelecido no PPC para o componente curricular será atribuído o resultado 0 (zero).			

§ 3º O registro parcial de cada componente curricular será realizado pelo professor no diário de classe na forma de valores inteiros de 0 (zero) a 10 (dez).

#### 7.3 Recuperação

Ocorrerá paralelamente às avaliações.

## 8. BIBLIOGRAFIA

### 8.1 Básica

NULL, L.; LOBUR, J.; **Princípios básicos de Arquitetura e Organização de Computadores**. Porto Alegre: Bookman, 2010.

STALLINGS, WI.; **Arquitetura e organização de computadores**. 8. ed. São Paulo: Prentice Hall, 2010.

TANENBAUM, A.; **Organização Estruturada de computadores**. 6. ed. São Paulo: Prentice Hall, 2013.

### 8.2 Complementar

CARTER, N.; **Arquitetura de Computadores – col. Schaum**. Porto Alegre: Bookman, 2003.

GARCIA; P. A.; MARTINI, J. S. C.; **Eletrônica digital: teoria e laboratório**. 2. ed. São Paulo: Érica, 2010.

HENNESSY, J. L.; PATTERSON, D. A.; **Arquitetura de Computadores: uma abordagem quantitativa**. 4 ed. Rio de Janeiro: Elsevier, 2008.

WEBER, R. F.; **Arquitetura de Computadores Pessoais**. 2. ed. Porto Alegre: Bookman, 2003.

BURRELL, M. **Fundamentals of computer architecture**. England: Palgrave Macmillan, 2004.

### 8.3 Outras sugestões

<http://carlosrafaelgn.com.br/Asm86/>

<http://www.intel.com/content/dam/www/public/us/en/documents/manuals/64-ia-32-architectures-software-developer-manual-325462.pdf>

<http://www.nasm.us>

Aprovado em reunião de colegiado de curso

Ata nº \_\_\_\_\_ de \_\_\_ / \_\_\_ / \_\_\_\_.

---

Professor(es)

---

Coordenador do Curso