INSTITUTO FEDERAL DE SANTA CATARINA

Engenharia de Telecomunicações

PLACAR HEXADECIMAL COM VENCEDOR

Dupla: Eduarda Passig e Silva

Guilherme Fleiger Felipe

Disciplina: Circuitos Lógicos

Professor (a): Odilson Tadeu Valle

SÃO JOSÉ, SANTA CATARINA
05/07/2018

Resumo

O projeto teve o intuito de utilizar os conhecimentos adquiridos ao decorrer da disciplina para criar um placar genérico hexadecimal de dois times que, ao fim, compara as pontuações dos times e mostra o vencedor no display.

Objetivos

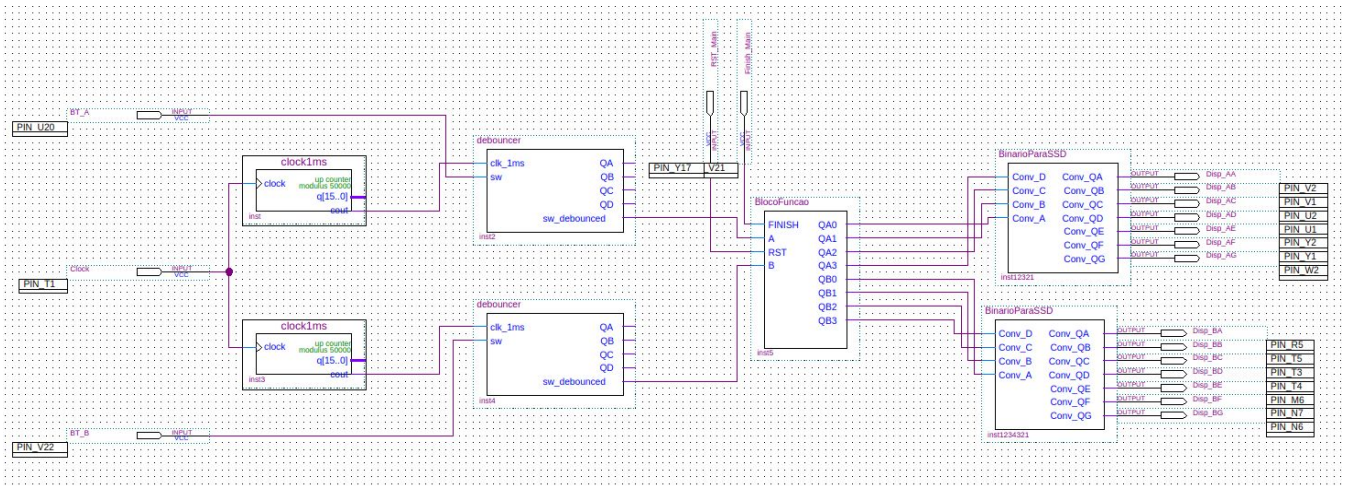
O objetivo do projeto foi integrar todos os conhecimentos obtidos na disciplina para criar algo útil nos tempos de copa do mundo, um placar. O placar cumpriu com êxito todos os seus objetivos:

1. Mostrar nos dois displays a pontuação dos times, de 0 à 15;
2. Contar com um botão de reset, que reinicia o placar para 0x0;
3. Um switch ‘finish’, que, ativo, ativa a comparação dos resultados e mostra o time vencedor, ‘A’ ou ‘B’.

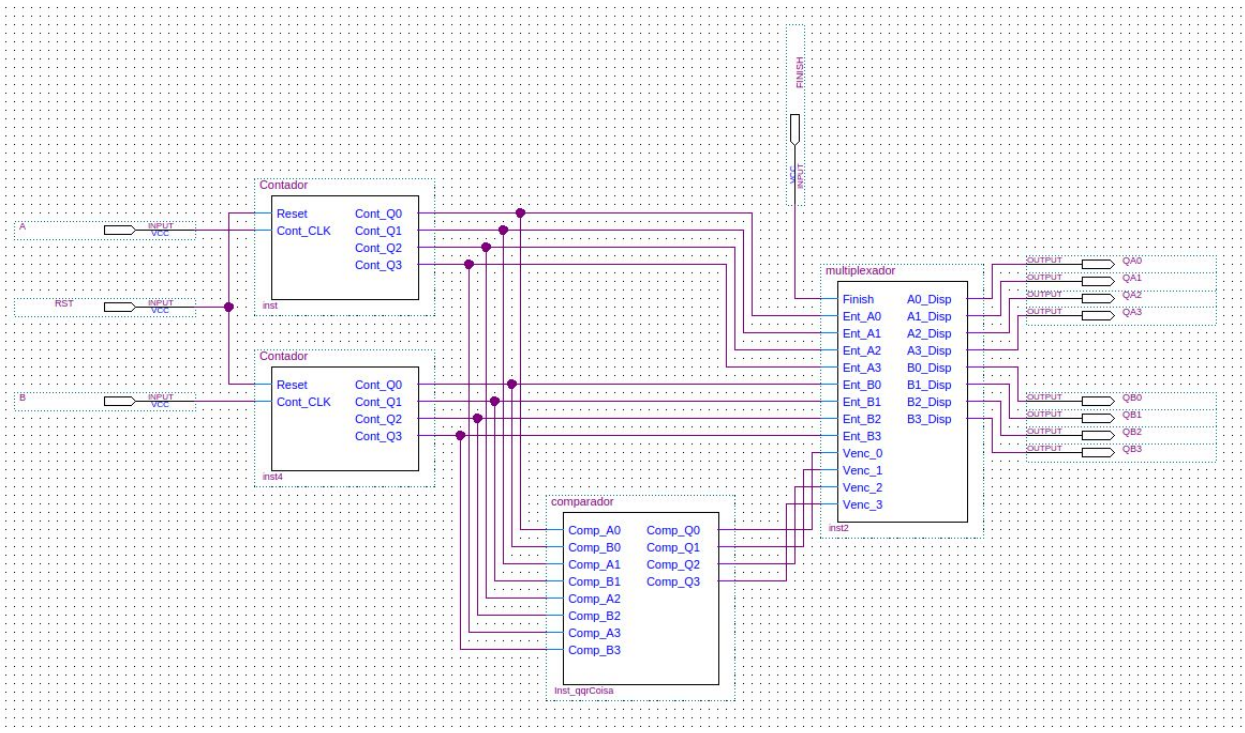
Desenvolvimento

O desenvolvimento do projeto consistiu em 7 diagramas de blocos do Quartus II, hierarquizados estritamente conforme suas funções. Em ordem de mais importante para menos, os blocos:

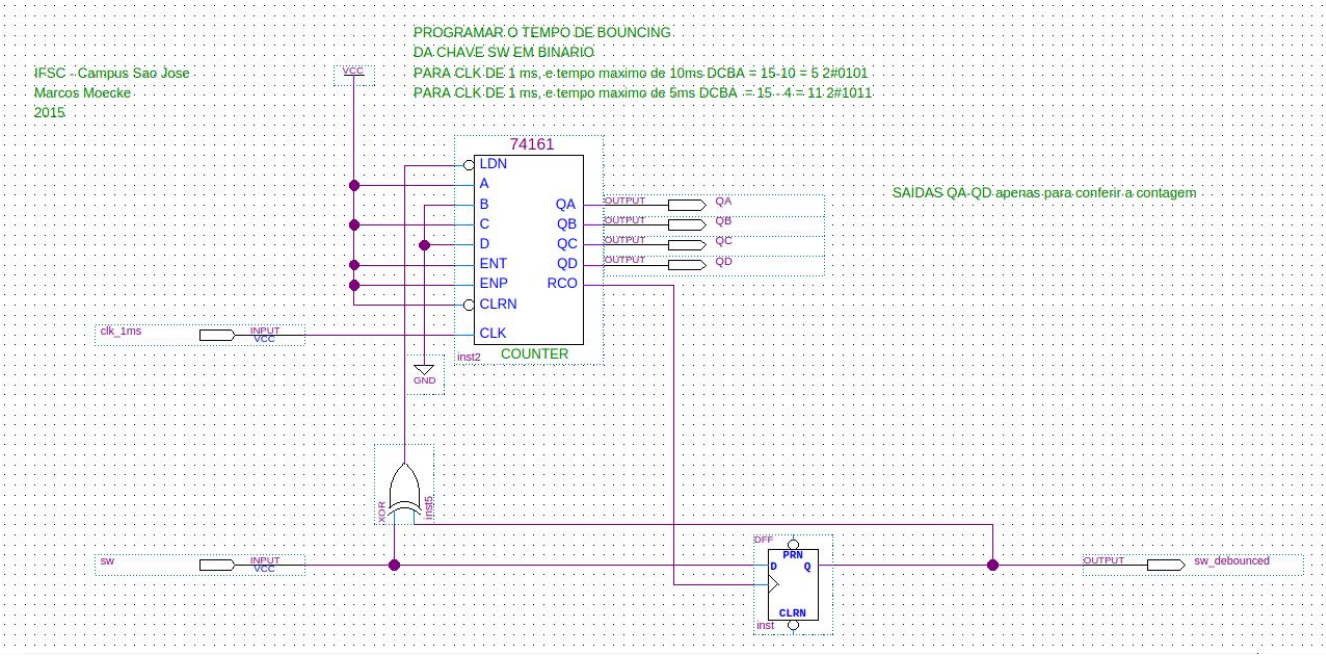
1. Bloco principal, envolve todos os blocos, entradas e as saídas



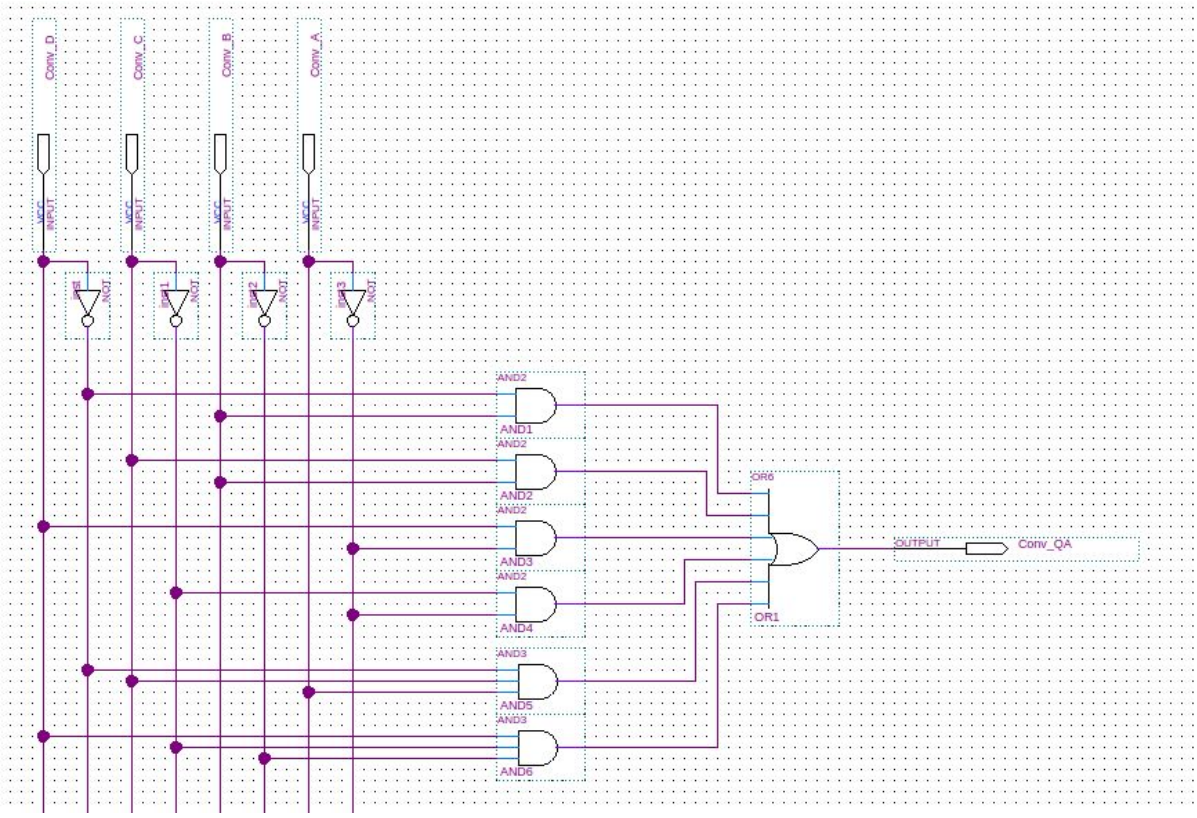
2. BlocoFuncao, o bloco mais importante do projeto, inclui o contador, botão de reset, botão de finish, multiplexador, comparador e as oito saídas a serem mostradas no display.



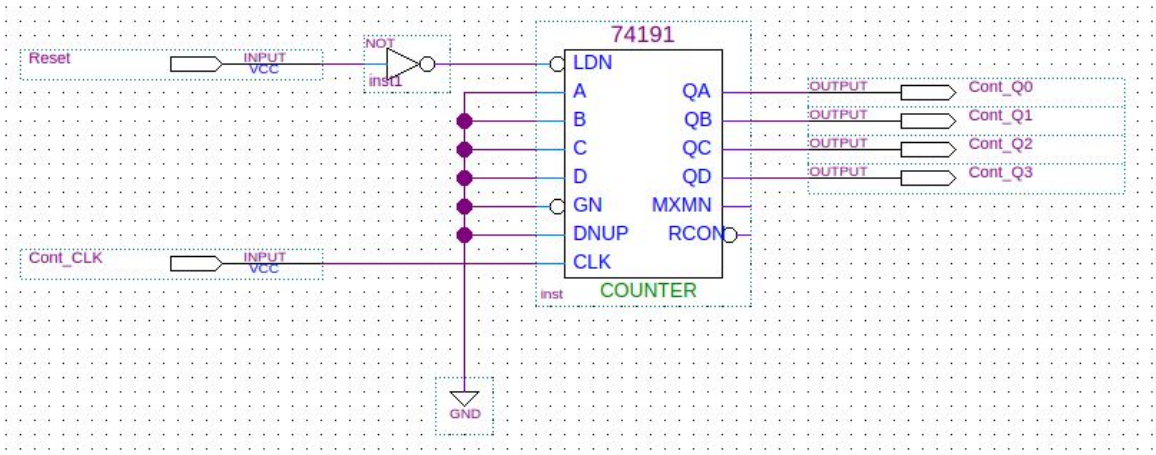
3. Debouncer, mostrado em aula de laboratório e implementado pelo professor Marcos Moecke, tira os ‘ripples’ dos botões para a contagem de pontos.



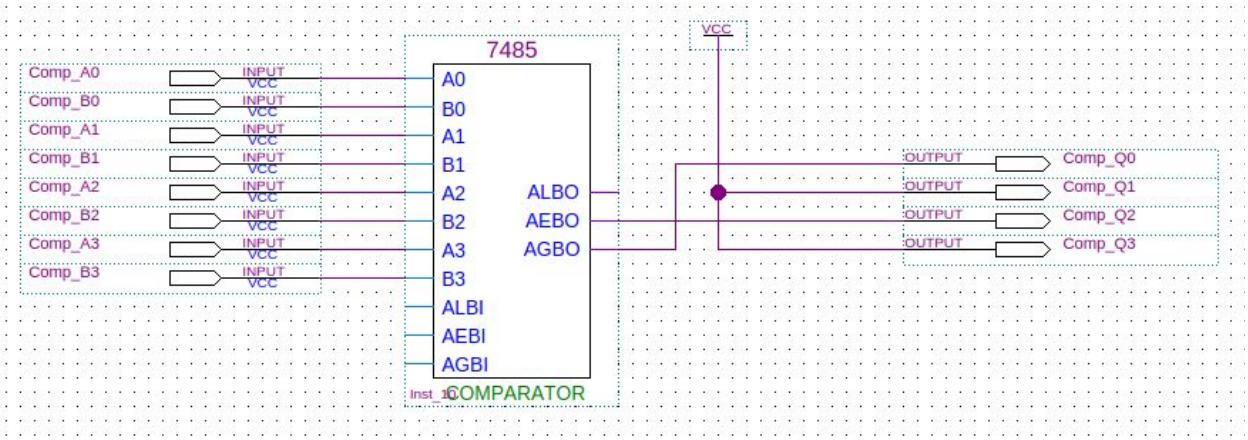
4. BinarioParaSSD, conversor de código binário 4bits para um display de 7 segmentos. Foi implementado porque o circuito integrado sugerido não fazia o necessário com o rigor esperado, tendo a parte hexadecimal (entre 10 e 15) estranha. A imagem é de exeplo, pois o módulo não cabia em apenas uma.



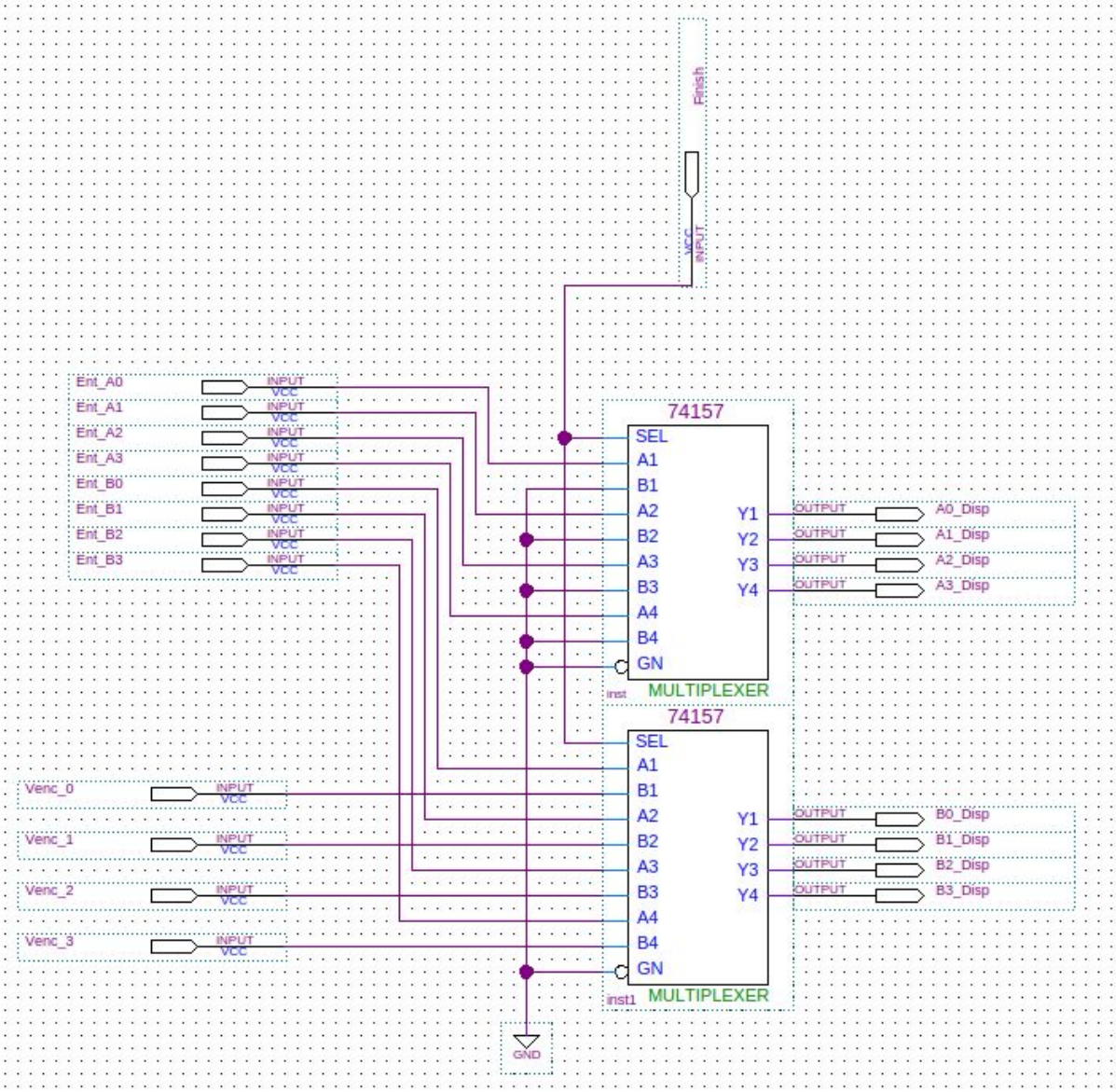
5. Contador, simplesmente o circuito integrado 74191 implementado da maneira esperada do projeto. Como o CI não possui uma entrada RST, implementamos utilizando o Load, com todas as entradas de dados aterradas. Como o Load é ativo baixo, o botão de reset é ligado nele por uma porta inversora.



6. Comparador, implementado utilizando o CI 7485, exibe o binário para, em hexadecimal, a letra ‘A’ ou ‘B’, caso a pontuação do respectivo time seja maior, ou a letra ‘E’, em caso de empate.



7. Multiplexador, escolhe o que será mostrado no display, a saída do comparador ou a saída dos contadores. Foi implementado de maneira esperta utilizando dois CIs multiplexadores 74157.



Entradas e saídas de dados

Em entradas, foram utilizados três botões e um switch, sendo eles:

1. Dois botões de incrementação, um para o time A e um para o time B;
2. Um botão de reset, que reinicia o placar para 0;
3. O switch de finish, que mostra a comparação dos times.

Em saídas de dados, foram utilizados os dois displays de 7 segmentos da Mercurio IV, que mostra o placar caso o switch finish esteja desligado, sendo o da esquerda o do time A e o da direita o do time B. Caso o switch esteja ligado, mostra no display da esquerda ‘A’ ou ‘B’ caso os respectivos times tenham ganho ou ‘E’, em caso de empate.

Referências:

1. Debouncer e contador
   https://wiki.sj.ifsc.edu.br/wiki/index.php/Contador_bin%C3%A1rio_s%C3%ADncrono
   http://www.ti.com/lit/ds/symlink/sn74als191a.pdf
2. Multiplexador 4x 2 para 1
   http://www.ti.com/lit/ds/symlink/sn54als158.pdf
3. Comparador 4bit
   http://www.ti.com/lit/ds/sdls123/sdls123.pdf